

а 2007 0057

Изобретение относится к области вычислительной техники и микроэлектроники, и может быть применено в производстве и эксплуатации сверхинтегральных схем со встроенными средствами тестирования и диагностики.

Устройство содержит тактовый регистр (1), счетчик (2), оперативную память (3), группу триггеров (4.1., 4.2), логический элемент XOR (5), вход сброса (6), синхровход (7), триггер задержки (8), пять логических элементов ИЛИ (9, 10, 11, 12 и 13), мультиплексор (14), сигнатурный анализатор (15).

П. формулы: 1

Фиг.: 5

